

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: **Masao KONDO, et al.**

Group Art Unit: **Not Yet Assigned**

Serial No.: **Not Yet Assigned**

Examiner: **Not Yet Assigned**

Filed: **August 26, 2003**

For: **DEVICE HAVING CAPACITOR AND ITS MANUFACTURE**

CLAIM FOR PRIORITY UNDER 35 U.S.C. 119

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Date: August 26, 2003

Sir:

The benefit of the filing date of the following prior foreign application is hereby requested for the above-identified application, and the priority provided in 35 U.S.C. 119 is hereby claimed:

Japanese Appln. No. 2002-251264, filed August 29, 2002

In support of this claim, the requisite certified copy of said original foreign application is filed herewith.

It is requested that the file of this application be marked to indicate that the applicants have complied with the requirements of 35 U.S.C. 119 and that the Patent and Trademark Office kindly acknowledge receipt of said certified copy.

In the event that any fees are due in connection with this paper, please charge our Deposit Account No. 01-2340.

Respectfully submitted,

ARMSTRONG, WESTERMAN & HATTORI, LLP



Donald W. Hanson
Attorney for Applicants
Reg. No. 27,133

DWH/jaz
Atty. Docket No. **031021**
Suite 1000
1725 K Street, N.W.
Washington, D.C. 20006
(202) 659-2930



23850

PATENT TRADEMARK OFFICE

日 本 国 特 許 庁

JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 8月29日

出 願 番 号

Application Number:

特願2002-251264

[ST.10/C]:

[JP2002-251264]

出 願 人

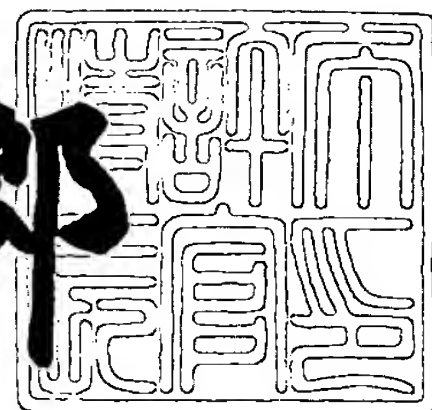
Applicant(s):

富士通株式会社

2003年 4月 1日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3022961

【書類名】 特許願

【整理番号】 0240241

【提出日】 平成14年 8月29日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 27/10421

【発明の名称】 容量素子を有する装置とその製造方法

【請求項の数】 10

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 近藤 正雄

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 山脇 秀樹

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 丸山 研二

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 栗原 和明

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 肥田 勝春

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通

株式会社内

【氏名】 梅宮 茂良

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 倉澤 正樹

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100091340

【弁理士】

【氏名又は名称】 高橋 敬四郎

【電話番号】 03-3832-8095

【選任した代理人】

【識別番号】 100105887

【弁理士】

【氏名又は名称】 来山 幹雄

【電話番号】 03-3832-8095

【手数料の表示】

【予納台帳番号】 009852

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9705794

【包括委任状番号】 0109607

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 容量素子を有する装置とその製造方法

【特許請求の範囲】

【請求項 1】 無配向の第 1 の表面を有する下地と、

前記下地の第 1 の表面上に形成され、 (001) 配向した ABO_3 型ペロブス
ペカイト構造の導電性金属酸化物層を含み、貴金属を含まない下部電極と、

前記下部電極上に形成され、下部電極の配向に従って配向し、菱面体晶を有す
る ABO_3 型ペロブスペカイト構造の強誘電体層と、

前記強誘電体層上に形成された上部電極と、
を有する装置。

【請求項 2】 前記導電性金属酸化物が、実質的に $LaNiO_3$ から成る請
求項 1 記載の装置。

【請求項 3】 前記第 1 の表面が多結晶相である請求項 1 または 2 記載の装
置。

【請求項 4】 前記第 1 の表面がアモルファス相である請求項 1 または 2 記
載の装置。

【請求項 5】 前記第 1 の表面が酸化シリコンまたは窒化シリコンで形成さ
れている請求項 4 記載の装置。

【請求項 6】 前記強誘電体層が、実質的に $PbZr_xTi_{1-x}O_3$ (0.5
 $2 < x \leq 1.0$) から成る請求項 1 ～ 5 のいずれか 1 項記載の装置。

【請求項 7】 前記強誘電体層が、 (001) 配向している請求項 1 ～ 6 の
いずれか 1 項記載の装置。

【請求項 8】 前記下地が、
シリコン基板と、
前記シリコン基板に形成された MOS トランジスタと、
前記 MOS トランジスタを覆い、前記シリコン基板上に形成された第 1 層間絶
縁層と、
前記第 1 層間絶縁層を貫通し、前記 MOS トランジスタに接続された導電性プ
ラグと、

を含み、前記上部電極又は下部電極が前記配線に接続されている付記 1 ～ 7 のいずれか 1 項記載の装置。

【請求項 9】 (a) 無配向の下地表面上に、(0 0 1) 配向した ABO_3 型ペロブスカイト構造の導電性金属酸化物層を形成する工程と、

(b) 前記導電性金属酸化物層の上に (0 0 1) 配向した菱面体晶 ABO_3 型ペロブスカイト構造の強誘電体層を形成する工程と、

(c) 前記強誘電体層の上に上部電極を形成する工程と、
を含む容量素子を含む装置の製造方法。

【請求項 10】 前記工程 (a) が酸素を含む雰囲気中で下地を 500 ～ 800℃ に加熱する工程を含む請求項 9 記載の容量素子を含む装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、容量素子を有する装置及びその製造方法に関し、特に強誘電体容量素子を有する装置及びその製造方法に関する。

【0002】

【従来の技術】

キャパシタの誘電体層として強誘電体層を用いると、キャパシタに印加した電圧を取り去っても、発生した分極を維持することができる。従って、強誘電体キャパシタとトランジスタとを組み合わせることにより、不揮発性メモリを形成することができる。単位面積の対向電極間に一定の電圧を印加した時、強誘電体層に発生する分極が大きいほど、保持特性の高い不揮発性メモリを得ることができる。無配向の強誘電体層よりも、配向した強誘電体層の方が分極量が多くなるので保持特性の向上に有利である。

【0003】

半導体基板にトランジスタを形成した場合、その表面は酸化シリコン等の絶縁膜で覆う。絶縁膜は、一般的に無配向である。絶縁膜上に配線等の金属膜を形成すると、金属膜は多結晶相となる。無配向や多結晶相の表面上に強誘電体層を形成しても、強誘電体層は配向しない。

【 0 0 0 4 】

Journal of Applied Physics、1991年、70巻、1号、382～388ページ等は、白金やイリジウムの層は、加熱することで、下地がアモルファスや多結晶であっても(111)配向することを報告している。このように(111)配向した金属膜上に強誘電体層を成膜すれば、強誘電体層を(111)配向させることが可能となる。例えば、 $PbZr_xTi_{1-x}O_3$ (PZT) 膜を白金等の下部電極上に成膜し、(111)配向させることが試みられている。

【 0 0 0 5 】

PZT等の強誘電体層を挟む電極を白金等の貴金属で形成すると、強誘電体層が使用に伴い疲労することが知られている。強誘電体層を導電性金属酸化物で挟むことにより、強誘電体層の疲労を防止できることも知られている。そこで、白金等の貴金属の配向膜を形成した後、導電性金属酸化物膜を成膜して下地に従って配向させ、さらにその上に配向した強誘電体層を形成することも試みられている。

【 0 0 0 6 】

特開平9-245525号は、このような強誘電体キャパシタの構成を提案している。導電性金属酸化物膜の1つとして、 $LaNiO_3$ が開示されている。

ABO_3 型の分子構造を有し、ペロブスカイト型結晶構造を有する強誘電体層として、PZT等が知られている。

【 0 0 0 7 】

図6(A)は、 ABO_3 型ペロブスカイト結晶構造を概略的に示す。単位セルを立方体で示す。図において、○印は立方体の各頂点に配置され、原子Aを表わす。□印は、立方体の中心に配置され、原子Bを表わす。△印は、各面の中心に配置され、原子Oを表す。

【 0 0 0 8 】

$PbZr_xTi_{1-x}O_3$ は、 $0 \leq x < 0.52$ では正方晶であり、 $0.52 < x \leq 1$ では菱面体晶である。正方晶系の軸比 a/c が最も大きいものは、1.07であり、菱面体晶の各軸は等しく、軸間の角度は89.9～90度である。従って、これらの正方晶及び菱面晶は立方晶に近く、立方晶に近似して以下説明する

【 0 0 0 9 】

正方晶 P Z T の分極軸は $\langle 0 0 1 \rangle$ である。正方晶 P Z T を $(1 1 1)$ 配向させた場合と、 $(0 0 1)$ 配向させた場合とに得られる分極量を図 6 (B)、(C) に示す。

【 0 0 1 0 】

図 6 (B) は、 $(1 1 1)$ 配向させた P Z T 膜に分極を生じさせた状態を示す。分極軸は $\langle 0 0 1 \rangle$ であるため、面法線 $\langle 1 1 1 \rangle$ に対して 3 つの等価な $\langle 0 0 1 \rangle$ 方向に分極が生じる。これらの $\langle 0 0 1 \rangle$ 方向の分極が、 $\langle 1 1 1 \rangle$ 方向に与える寄与は、ほぼ $\cos(54.7^\circ) = 0.58$ である。

【 0 0 1 1 】

図 6 (C) は、 $(0 0 1)$ 配向させた P Z T 膜に分極を生じさせた状態を示す。分極は、3 つの $\langle 0 0 1 \rangle$ 方向に等価に生じるとする。1 つの $\langle 0 0 1 \rangle$ 分極は、面法線の $\langle 0 0 1 \rangle$ 方向に沿って生じるため、その寄与は 1 である。他の 2 つの $\langle 1 0 0 \rangle$ 、 $\langle 0 1 0 \rangle$ 方向の分極は寄与が 0 である。従って、平均として $\langle 0 0 1 \rangle$ 分極の与える寄与は $1/3$ である。

【 0 0 1 2 】

$(1 1 1)$ 配向膜の分極の実効的寄与 0.58 は、 $(0 0 1)$ 配向膜の分極の実効的寄与 $1/3$ よりも大きい。従って、一般的に $(1 1 1)$ 配向膜が用いられ、 $(0 0 1)$ 配向膜は一般に用いられていない。 $(1 1 1)$ 配向を得るために、高価な貴金属である白金等を用いて下部電極が形成されている。

【 0 0 1 3 】

【発明が解決しようとする課題】

本発明の目的は、分極の大きな容量素子を有する装置及びその製造方法を提供することである。

【 0 0 1 4 】

本発明の他の目的は、貴金属を用いることなく、配向した強誘電体層を備えた容量素子を有する装置及びその製造方法を提供することである。

【 0 0 1 5 】

【課題を解決するための手段】

本発明の 1 観点によれば、無配向の第 1 の表面を有する下地と、前記下地の第 1 の表面上に形成され、 (001) 配向した ABO_3 型ペロブスカイト構造の導電性金属酸化物層を含み、貴金属を含まない下部電極と、前記下部電極上に形成され、下部電極の配向に従って配向し、菱面体晶を有する ABO_3 型ペロブスカイト構造の強誘電体層と、前記強誘電体層上に形成された上部電極と、を有する装置が提供される。

【0016】

本発明の他の観点によれば、(a) 無配向の下地表面上に、 (001) 配向した ABO_3 型ペロブスカイト構造の導電性金属酸化物層を形成する工程と、(b) 前記導電性金属酸化物層の上に (001) 配向した菱面体晶 ABO_3 型ペロブスカイト構造の強誘電体層を形成する工程と、(c) 前記強誘電体層の上に上部電極を形成する工程と、を含む容量素子を含む装置の製造方法が提供される。

【0017】

【発明の実施の形態】

本発明者等は、 $LaNiO_3$ は、無配向の表面の上でも、 (001) 配向膜を形成することを発見した。 $LaNiO_3$ は、 ABO_3 型分子構造を有し、ペロブスカイト型結晶構造を有する導電性金属酸化物である。無配向のアモルファス表面や多結晶表面上でも、加熱すると、 $LaNiO_3$ 膜は (001) 方向に 1 軸配向することを見出した。

【0018】

例えば 650°C で加熱処理することにより、 (001) 方向に配向できることを確認した。パルスレーザデポジション (PLD) ないしレーザアブレーション法およびゾルゲル法でほぼ同様の結果を得た。温度が低すぎると結晶化が難しくなる。低温側では PLD 法で 550°C で結晶化を確認した。高温側では、ゾルゲル法で、 750°C まで結晶化を確認した。プロセス条件を選択することにより、 $500^\circ\text{C} \sim 800^\circ\text{C}$ で結晶化を行えるであろう。

【0019】

図 7 (A) は、レーザアブレーション法で作成した $LaNiO_3$ の X 線回折パ

ターンを示す。

サンプルは、アモルファス相のシリコン酸化膜を備えたシリコン基板上にレーザーアブレーション法で作成した LaNiO_3 膜である。 (001) 、 (002) の回析ピークが明らかに認められるが、他の回析ピークは認められず、 LaNiO_3 膜は (001) 配向していることが分かる。なお、 $\text{Si}(400)$ は、下地の Si 基板によって生じた回析ピークである。

【0020】

なお、このような (001) 配向は、全ての ABO_3 型ペロブスカイト物質に生じるものではない。

図7(B)は、例としてアモルファス相のシリコン酸化膜上に形成した SrTiO_3 膜のX線回析パターンを示す。 SrTiO_3 の (002) 回析ピークと共に、 (011) 回析ピークも認められ、回析ピークの強度は (011) の方が強い。

【0021】

(001) 配向は、図6(B)、(C)に示したように、正方晶 PZT を配向させる意味では、余り効率的な配向ではない。 (111) 配向の効率が0.58であるのに対し、 (001) 配向の効率は約 $1/3$ である。

【0022】

PZT は、 $\text{PbZr}_x\text{Ti}_{1-x}\text{O}_3$ の組成 $0.52 < x \leq 1$ においては菱面体晶となる。菱面体晶 PZT の分極方向は、 $\langle 111 \rangle$ である。

図6(D)、(E)は、菱面体晶 PZT を (111) 配向させた場合と、 (001) 配向させた場合の分極の効率を示す概略図である。

【0023】

図6(D)に示すように、 (111) 配向した PZT 膜に $\langle 111 \rangle$ 方向に分極が生じると4つの $\langle 111 \rangle$ 方向の分極は、その1つが面法線方向になり、他の3つの分極方向は面法線方向に 70.5° の角度を形成する。これらの4つの分極の寄与は、 $\{1 + (\cos 70.5^\circ) \times 3\} \div 4 = 0.5$ である。

【0024】

図6(E)に示すように、 (001) 配向した PZT 膜に、 $\langle 111 \rangle$ 方向の分

極が生じた時4つの $\langle 111 \rangle$ 方向の分極は、 $\langle 001 \rangle$ 方向に対しそれぞれ54.7度の角度をなし、その寄与は $\cos(54.7^\circ) = 0.58$ である。すなわち、菱面体晶PZTを用いれば、 (001) 配向は、高い分極効率を生じる配向面となる。

【0025】

なお、 (001) 配向は、 LaNiO_3 に若干の添加物を加えた場合にも同様に得られるであろう。貴金属を含まず、 LaNiO_3 と同等の (001) 配向を示す ABO_3 型ペロブスカイト構造導電性金属酸化物層を用いることにより、 (001) 配向を得ることが可能であろう。

【0026】

又、このように配向した金属酸化物層上に形成する強誘電体層は、PZTに限らない。下地と格子定数が適合し、ペロブスカイト構造を有する強誘電体であれば、配向した下部電極上に形成し、配向させることが可能であろう。

【0027】

配向した LaNiO_3 膜は、ゾルゲル法、スパッタ法、レーザアブレーション(PLD)法、CVD(化学気相堆積)法等で作成することができるであろう。膜形成工程において $400^\circ\text{C} \sim 800^\circ\text{C}$ の加熱工程を含ませることにより、 (001) 配向が得られるであろう。

【0028】

図1、図3は、本発明の実施例による強誘電体メモリー素子の製造方法を示す概略断面図である。

図1(A)に示すように、MOSトランジスタ、導電性プラグ等を作成した半導体基板を準備する。図において、シリコン基板10は、酸化シリコン等で形成された素子分離領域11の画定する活性領域12内にMOSトランジスタ構造が形成されている。酸化シリコン等のゲート絶縁膜14の上に、多結晶シリコン等のゲート電極15が形成され、ゲート電極15の両側には、n型ソース／ドレイン領域16、17が形成されている。

【0029】

ゲート電極15を埋め込んで、酸化シリコン等の絶縁層20が形成され、絶縁

層 2 0 に開口が形成され、タングステンプラグ 2 1 がゲート電極 1 5 上に形成されている。タングステンプラグ 2 1 の上に、アルミニウム等で形成された配線（ワード線） 2 2 が形成されている。配線 2 2 を埋め込んで酸化シリコン等の絶縁層 2 3 が形成され、絶縁層 2 3、2 0 を貫通するコンタクト孔が形成され、タングステンプラグ 2 4 が形成されている。タングステンプラグ 2 4 上には、アルミニウム等の配線 2 5 が形成されている。

【 0 0 3 0 】

配線 2 5 を埋め込むように、さらに酸化シリコン等の絶縁層 2 6 が形成され、絶縁層 2 6、2 3、2 0 を貫通するコンタクト孔にタングステンプラグ 2 7 が形成されている。タングステンプラグ 2 7 を埋めるように、絶縁層 2 6 表面上に保護層 2 8 が形成されている。保護層 2 8 は、下部構造を保護するために 1 時形成された絶縁層であり、連続的に製造する場合には、形成する必要はない。図 1（A）に示すような構造を入手した後、保護層 2 8 を除去する。

【 0 0 3 1 】

図 1（B）に示すように、絶縁層 2 6、タングステンプラグ 2 7 を埋め込むように、酸化シリコン等の絶縁層 2 9 を形成する。絶縁層 2 9 の表面を化学機械研磨（CMP）で研磨し、平坦化する。

【 0 0 3 2 】

$\text{La}(\text{NO}_3)_3 \cdot 6\text{H}_2\text{O}$ と $\text{Ni}(\text{CH}_3\text{COO})_2 \cdot 4\text{H}_2\text{O}$ を 2-メトキシエタノールに添加したものを原料溶液とし、絶縁層 2 9 表面上に塗布し、 LaNiO_3 ソルゲル原料液層 3 0 Z を形成する。溶媒を蒸発させた後、 650°C 、酸素雰囲気中で約 1 0 分間加熱する。

【 0 0 3 3 】

図 1（C）に示すように、 LaNiO_3 ソルゲル液から溶媒が蒸発し、化学反応が進行し、 LaNiO_3 膜 3 0 が（0 0 1）に配向して形成される。

図 1（D）に示すように、 LaNiO_3 膜の上に、ソルゲル法で $\text{PbZr}_{0.65}\text{Ti}_{0.35}\text{O}_3$ 用のソルゲル原料液層 3 2 Z を形成する。PZT 用ソルゲル液としては、公知のソルゲル液を用いることができる。ソルゲル液層 3 2 z を 650°C 、酸素雰囲気中で 1 0 分間加熱すると、下地表面の（0 0 1）配向に従い、（0 0

1) に優先配向された $\text{PbZr}_{0.65}\text{Ti}_{0.35}\text{O}_3$ 膜 3 2 が形成される。

【 0 0 3 4 】

図 2 (E) に示すように、(0 0 1) 配向した P Z T 膜 3 2 の上に、L a N i O₃ 膜 3 4 を形成する。なお、P Z T 膜 3 2 は既に配向しているので、上部電極となる L a N i O₃ 膜は、必ずしも配向させる必要はない。上部電極 3 4 は、例えばスパッタ法で形成することができる。なお、上部電極としては、導電性を持つ種々の材料が利用可能である。疲労特性改善の面からは、導電性を持つ酸化物、例えば L a N i O₃、I r O₂、S r O₃ 等を P Z T 層に接する層として少なくとも 1 層形成することが好ましい。

【 0 0 3 5 】

形成した積層上にレジストパターンを形成し、上部電極 3 4 及び強誘電体層 3 2 に対するパターニング工程、下部電極 3 0 に対するパターニング工程を行なう。なお、2 回のパターニングは、どちらを先に行ってもよい。

【 0 0 3 6 】

図 2 (F) に示すように、キャパシタ積層構造をパターニングした後、酸化シリコン等の絶縁層 3 6 を形成し、キャパシタ積層構造を埋め込む。

図 2 (G) に示すように、絶縁層 3 6 表面から、上部電極 3 4 に達する開口、下部電極 3 0 に達する開口、及びプラグ 2 7 に達する開口を形成し、開口内にタングステンプラグ 4 2、4 3、4 1 を形成し、表面上の不要の導電層は CMP 等で除去する。その後、表面に必要な配線層をアルミニウム等で形成し、タングステンプラグ 4 1、4 2 を接続する配線 4 4、タングステンプラグ 4 3 に接続される配線 4 5 を形成する。このようにして、強誘電体メモリーセルが形成される。

【 0 0 3 7 】

なお、キャパシタ構造の上方から、上部電極、下部電極に達する配線を形成する場合を説明したが、一方の配線をキャパシタ構造下部に接続することも可能である。以下その構成例を説明する。

【 0 0 3 8 】

図 2 (H) に示すように、プラグ 4 6 の上に、下部電極 3 0、強誘電体層 3 2、上部電極 3 4 を作成し、その上にプラグ 4 7、配線 4 8 を形成することにより

、キャパシタ積層構造の上部、下部に配線を接続することができる。

【 0 0 3 9 】

上述の実施例においては、P Z Tの強誘電体層 3 4 は、L a N a O₃の下部電極 3 2 の (0 0 1) 配向に従って (0 0 1) に優先配向しており、無配向の P Z T 膜より分極の大きな高性能な強誘電体メモリーが提供される。なお、不揮発性半導体メモリ以外の装置を作成することも可能である。

【 0 0 4 0 】

図 3 (A) は、バルク弾性波 (B A W) 素子の構成を示す概略断面図である。図において、シリコン基板 5 2 の表面上に酸化シリコン膜 5 1 が形成されており、その表面上に、(0 0 1) 配向した L a N i O₃の下部電極パターン 5 3 が形成されている。下部電極パターン 5 3 を覆うように、P Z Tの強誘電体層 5 4 が形成され、その上に上部電極 5 5 が形成されている。下部電極パターン 5 3 下方のシリコン基板 5 2 は、エッチングで除去される。Aで示した下部電極と、Bで示した上部電極とは、電氣的に接続される。

【 0 0 4 1 】

図 4 (A) , (B) , (C) は、図 3 (A) に示すようなバルク弾性波素子の製造工程を示す概略平面図である。

図 4 (A) に示すように、酸化シリコン膜 5 1 を形成した基板を約 6 5 0 °C に加熱し、レーザアブレーション (P L D) 法で L a N i O₃膜を形成し、酸素雰囲気中で約 1 0 分間熱処理する。この熱処理により、L a N i O₃膜は (0 0 1) に優先配向する。L a N i O₃膜上にレジストパターンを形成し、ドライエッチングで L a N i O₃膜をパターンニングし、下部電極 5 3 を残す。

【 0 0 4 2 】

図 4 (B) に示すように、下部電極 5 3 を覆うように、スパッタ法で菱面体晶 P Z T 膜を形成し、6 5 0 °C、酸素雰囲気中で 1 0 分間加熱し、L a N i O₃膜の (0 0 1) 配向に従い、P Z T 膜を (0 0 1) に優先配向させる。その後、P Z T 膜上にレジストパターンを形成し、エッチングして P Z T からなる強誘電体層のパターン 5 4 を形成する。

【 0 0 4 3 】

図 4 (C) に示すように、アルミニウム層をスパッタリングで形成し、アルミニウム層をレジストパターンを用いてエッチングして上部電極 5 5 を形成する。

その後、シリコン基板を裏面から選択的にエッチングし、キャパシタが形成されている領域のシリコン基板を除去する。このようにして、図 3 (A) に示すような BAW フィルターが形成される。

【 0 0 4 4 】

図 3 (B) は、このような BAW フィルターの等価回路図を示す。キャパシタ C 1、C 2、C 3、C 4 が、図に示すように結合された等価回路となる。左側が入力側、右側が出力側となる。

【 0 0 4 5 】

図 5 (A) ～ (D) は、本発明の他の実施例による表面弾性波 (SAW) フィルターの製造工程を示す概略断面図及び平面図である。

図 5 (A) に示すように、シリコン酸化膜 6 1 を形成したシリコンウエハ 6 2 の表面上に、スパッタ法で LaNiO_3 膜 6 3 を形成する。650℃で10分間酸素雰囲気中で加熱することにより、 LaNiO_3 膜 6 3 を (001) に優先配向させる。

【 0 0 4 6 】

図 5 (B) に示すように、 LaNiO_3 膜 6 3 の上に、スパッタ法で PZT 膜 6 4 を形成する。650℃、酸素雰囲気中で10分間加熱し、PZT 膜 6 4 を下地 6 3 の (001) 配向に従って (001) に優先配向させる。

【 0 0 4 7 】

図 5 (C) に示すように、アルミニウム膜をスパッタ法で形成し、レジストパターンを用いたエッチングにより、櫛型等の電極 6 5 を形成する。

図 5 (D) は、形成された電極パターンの 1 例を示す平面図である。このようにして、表面弾性波 (SAW) フィルターが得られる。

【 0 0 4 8 】

以上実施例に従って本発明を説明したが、本発明はこれらに制限されるものではない。下地アモルファス層として酸化シリコン層を用いる場合を説明したが、窒化シリコン層、酸化窒化シリコン層等の他の絶縁層を用いてもよいであろう。L

a N i O₃を配向層とする場合を説明したが、L a N i O₃に S r 等のアルカリ土類金属元素を添加したものをを用いても同様の配向を得られるであろう。

【 0 0 4 9 】

配向層の配向にしたがって配向する強誘電体層は、P Z Tに限らない。P Z TにL aを添加したもの（P L Z T）、C a, S r, B a等のI I族元素を添加したもの（添加量は約1 0 %以下）等を用いてもP Z T同様下地L a N i O₃層の配向に倣って配向させることが可能であろう。さらに他のペロブスカイト型結晶構図を有する強誘電体層を形成することも可能であろう。

【 0 0 5 0 】

キャパシタ素子を含む装置は、不揮発性メモリー、バルク弾性波装置、表面弾性波装置に限らない。強誘電体キャパシタを含む装置であればどのようなものであってもよい。その他、種々の変更、改良、組合わせが可能なことは、当業者に自明であろう。

【 0 0 5 1 】

以下、本発明の特徴を付記する。

（付記1）（1） 無配向の第1の表面を有する下地と、

前記下地の第1の表面上に形成され、（0 0 1）配向したA B O₃型ペロブスカイト構造の導電性金属酸化物層を含み、貴金属を含まない下部電極と、

前記下部電極上に形成され、下部電極の配向に従って配向し、菱面体晶を有するA B O₃型ペロブスカイト構造の強誘電体層と、

前記強誘電体層上に形成された上部電極と、
を有する装置。

【 0 0 5 2 】

（付記2）（2） 前記導電性金属酸化物が、実質的にL a N i O₃から成る付記1記載の装置。

* （付記3） 前記導電性金属酸化物が、添加物としてアルカリ土類金属を含む付記2記載の装置。

* （付記4） 前記アルカリ土類金属がS rである付記3記載の装置。

【 0 0 5 3 】

(付記 5) (3) 前記第 1 の表面が多結晶相である付記 1 ～ 4 のいずれか 1 項記載の装置。

(付記 6) (4) 前記第 1 の表面がアモルファス相である付記 1 ～ 4 のいずれか 1 項記載の装置。

【 0 0 5 4 】

(付記 7) (5) 前記第 1 の表面が酸化シリコンまたは窒化シリコンで形成されている付記 6 記載の装置。

(付記 8) (6) 前記強誘電体が、実質的に $PbZr_xTi_{1-x}O_3$ ($0.52 < x \leq 1.0$) から成る付記 1 ～ 7 のいずれか 1 項記載の装置。

* (付記 9) 前記強誘電体が、添加物として La, Ca, Sr, Ba から成る組から選択された少なくとも 1 種を含む付記 8 記載の装置。

【 0 0 5 5 】

(付記 10) (7) 前記強誘電体層が、(001) 配向している付記 1 ～ 9 のいずれか 1 項記載の装置。

(付記 11) (8) 前記下地が、
シリコン基板と、
前記シリコン基板に形成された MOS トランジスタと、
前記 MOS トランジスタを覆い、前記シリコン基板上に形成された第 1 層間絶縁層と、
前記第 1 層間絶縁層を貫通し、前記 MOS トランジスタに接続された導電性プラグと、
を含み、前記上部電極又は下部電極が前記配線に接続されている付記 1 ～ 10 のいずれか 1 項記載の装置。

* (付記 12) さらに、前記上部電極、強誘電体層、上部電極が構成する強誘電体キャパシタを覆い前記第 1 層間絶縁層上に形成された第 2 層間絶縁層を有し、前記下部電極が前記第 1 層間絶縁層上に形成され、前記導電性プラグに接続されている付記 11 記載の装置。

* (付記 13) さらに、前記上部電極、強誘電体層、上部電極が構成する強誘電体キャパシタを覆い前記第 1 層間絶縁層上に形成された第 2 層間絶縁層と、

前記第 2 層間絶縁層を貫通し、前記上部電極、下部電極、導電性プラグに達する接続導電性プラグと、

前記第 2 層間絶縁層上に形成され、前記接続導電性プラグに接続された配線と、
、
を有する付記 1 1 記載の装置。

* (付記 1 4) 前記下部電極、強誘電体層、上部電極がそれぞれパターン化され、全体としてバルク弾性波素子を構成する付記 1 ～ 1 0 のいずれか 1 項記載の装置。

* (付記 1 5) 前記下部電極、前記強誘電体層が広く延在し、前記上部電極がその上でパターン化され、全体として表面弾性波素子を構成する付記 1 ～ 1 0 のいずれか 1 項記載の装置。

【 0 0 5 6 】

(付記 1 6) (9) (a) 無配向の下地表面上に、(0 0 1) 配向した ABO_3 型ペロブスカイト構造の導電性金属酸化物層を形成する工程と、

(b) 前記導電性金属酸化物層の上に (0 0 1) 配向した菱面体晶 ABO_3 型ペロブスカイト構造の強誘電体層を形成する工程と、

(c) 前記強誘電体層の上に上部電極を形成する工程と、
を含む容量素子を含む装置の製造方法。

【 0 0 5 7 】

(付記 1 7) (1 0) 前記工程 (a) が、酸素を含む雰囲気中で下地を 500 ～ 800℃ に加熱する工程を含む付記 1 6 記載の容量素子を含む装置の製造方法。

* (付記 1 8) 前記工程 (a) が、ゾルゲル原料液を塗布し、溶媒を蒸発させた後、前記加熱工程を行う付記 1 7 記載の容量素子を含む装置の製造方法。

* (付記 1 9) 前記ゾルゲル原料液が、 $La(NO_3)_3 \cdot 6H_2O$ と $Ni(CH_3COO)_2 \cdot 4H_2O$ を 2-メトキシエタノールに添加したものである付記 1 8 記載の容量素子を含む装置の製造方法。

* (付記 2 0) 前記工程 (a) が、PLD 法により前記導電性金属酸化物層を形成し、その後前記加熱工程を行う付記 1 7 記載の容量素子を含む装置の製

造方法。

【 0 0 5 8 】

【発明の効果】

以上説明したように、本発明によれば、分極量の大きな強誘電体キャパシタを低い製造コストで製造することができる。

【 0 0 5 9 】

高容量の強誘電体不揮発性メモリーを安価に製造することができる。

効率良く分極させることのできる強誘電体キャパシタが得られる。

【図面の簡単な説明】

【図 1】 本発明の実施例による強誘電体メモリーの製造工程を示す断面図である。

【図 2】 本発明の実施例による強誘電体メモリーの製造工程を示す断面図である。

【図 3】 本発明の他の実施例によるバルク弾性波素子の構成を示す断面図及び及び等価回路図である。

【図 4】 図 3 (A) に示すバルク弾性波素子の製造工程を概略的に示す平面図である。

【図 5】 本発明のさらに他の実施例による表面弾性波素子の製造工程を示す概略断面図及び平面図である。

【図 6】 ABO_3 型ペロブスカイト構造の結晶構造を示す概略斜視図、及び配向と分極の関係を示す概略斜視図である。

【図 7】 $LaNiO_3$ 膜及び $SrTiO_3$ 膜の X 線回析パターンを示すグラフである。

【符号の説明】

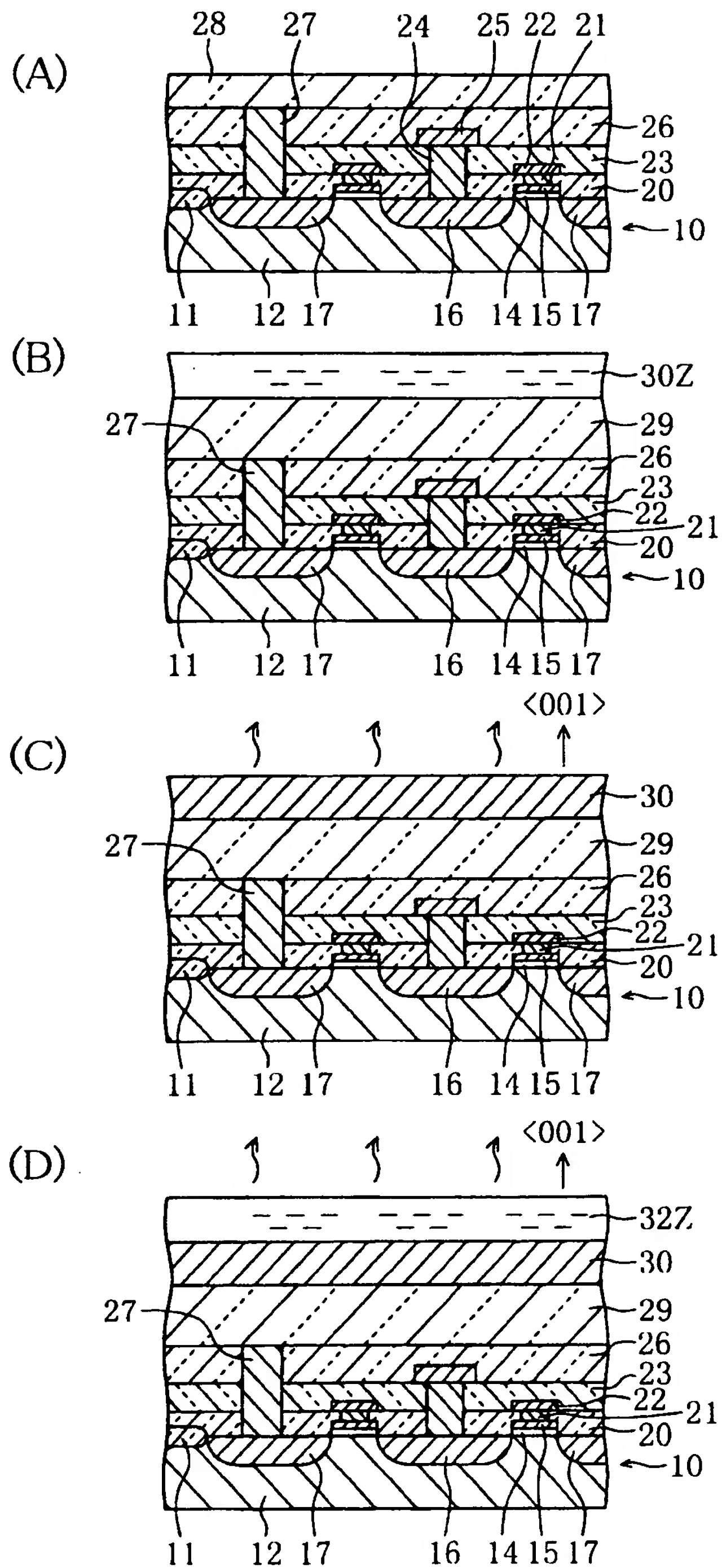
- 1 0 シリコン基板
- 1 1 素子分離領域
- 1 2 活性領域
- 1 4 ゲート絶縁膜
- 1 5 ゲート電極

- 1 6、1 7 ソース／ドレイン領域
- 2 0、2 3、2 6、2 9 絶縁層
- 2 1、2 4、2 7 導電性プラグ
- 2 2、2 5 配線
- 2 8 保護層
- 3 0 LaNiO_3 膜
- 3 1 ソルゲル液層
- 3 2 強誘電体 (P Z T) 層
- 3 4 上部電極層
- 3 6 絶縁層
- 4 1、4 2、4 3 導電性プラグ
- 4 4、4 5 配線
- 5 1 酸化シリコン層
- 5 2 シリコン基板
- 5 3 LaNiO_3 電極パターン
- 5 4 強誘電体層
- 5 5 上部電極
- 6 2 シリコン基板
- 6 3 LaNiO_3 層
- 6 4 強誘電体層
- 6 5 上部電極

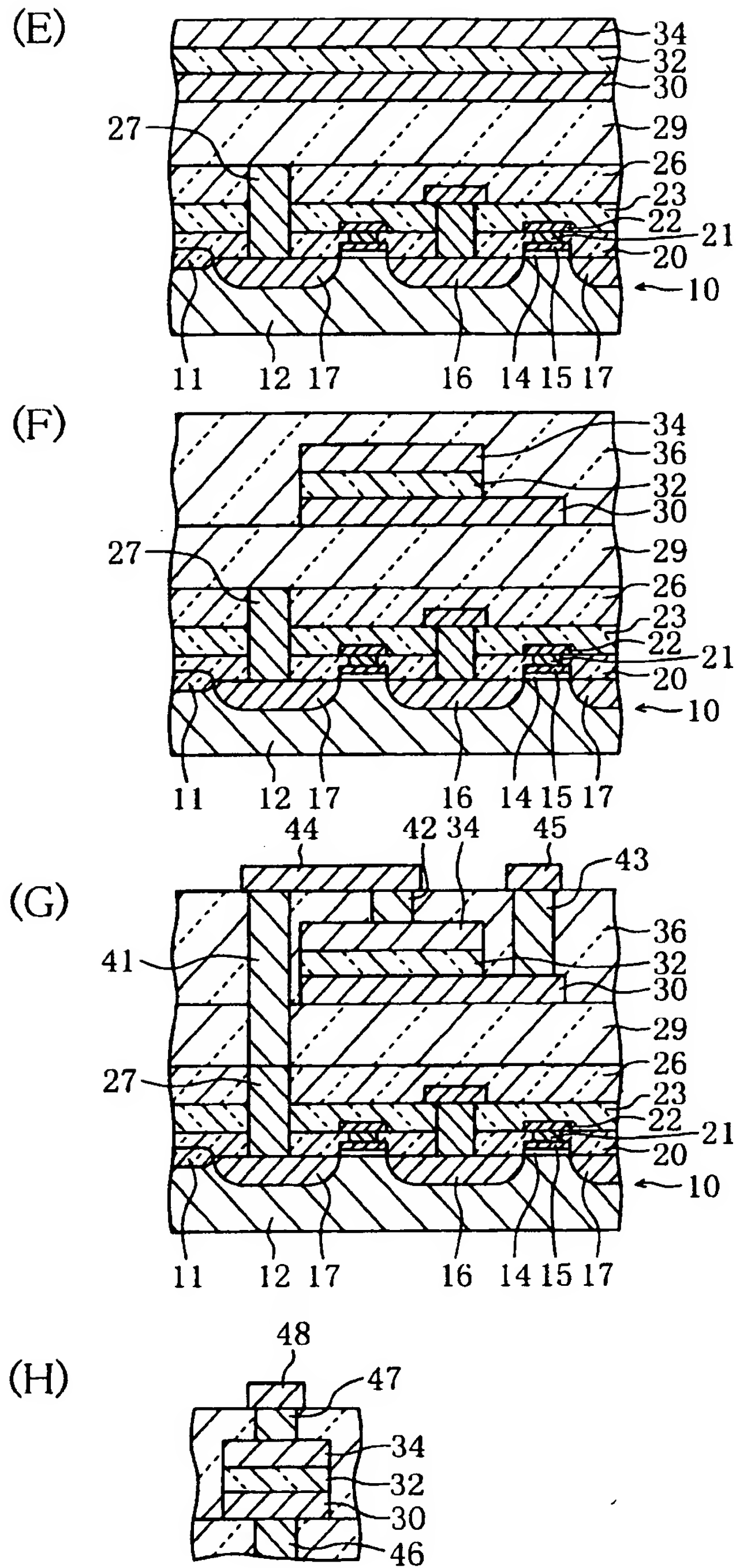
【書類名】

図面

【図 1】

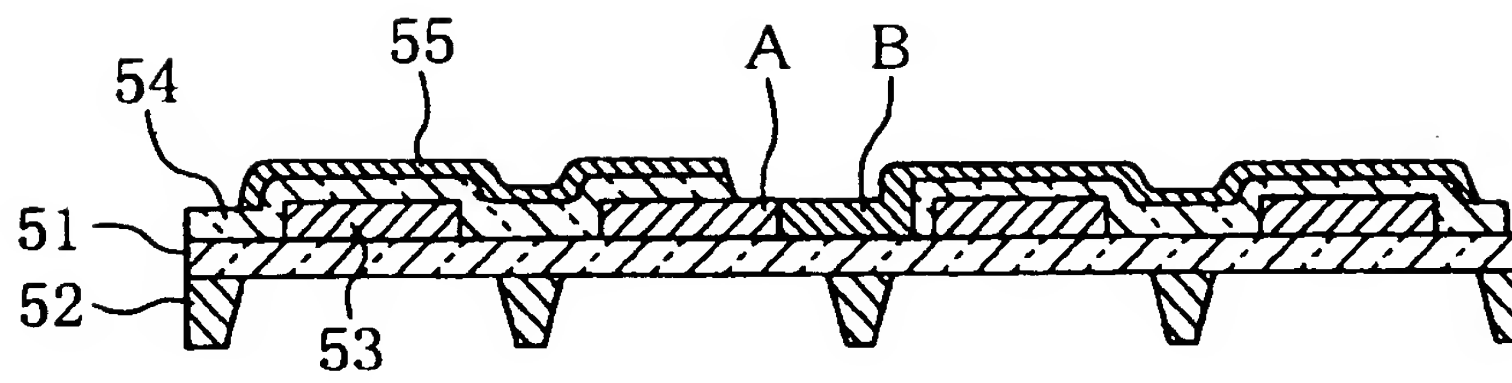


【図 2】

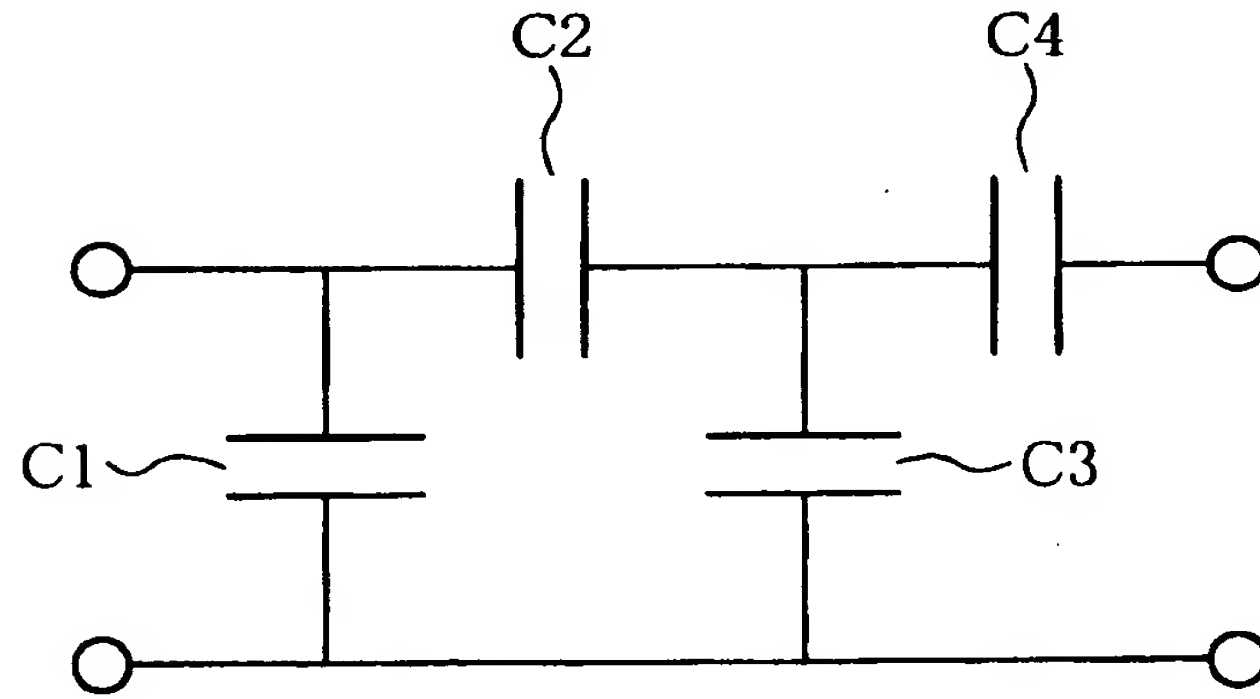


【図 3】

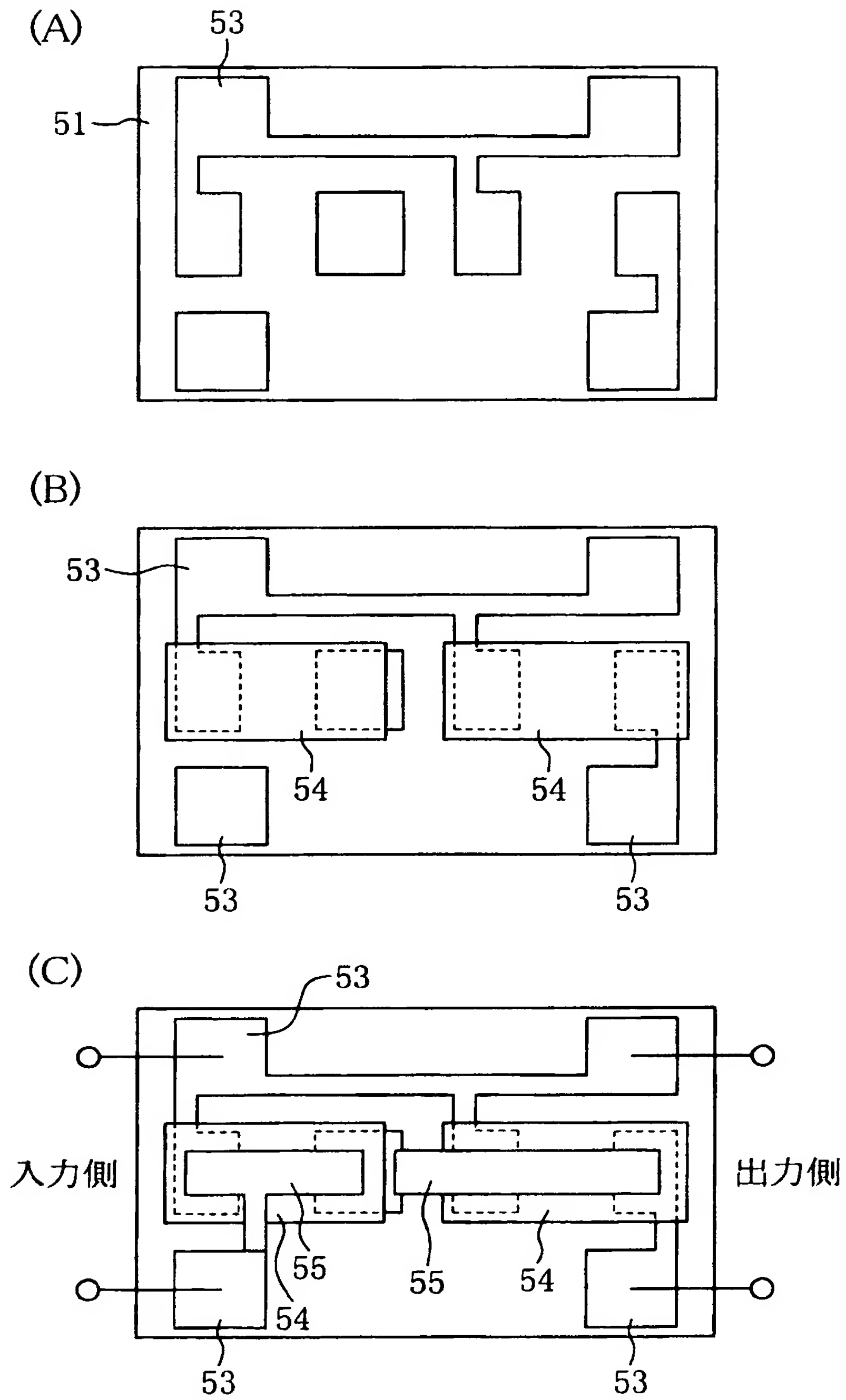
(A)



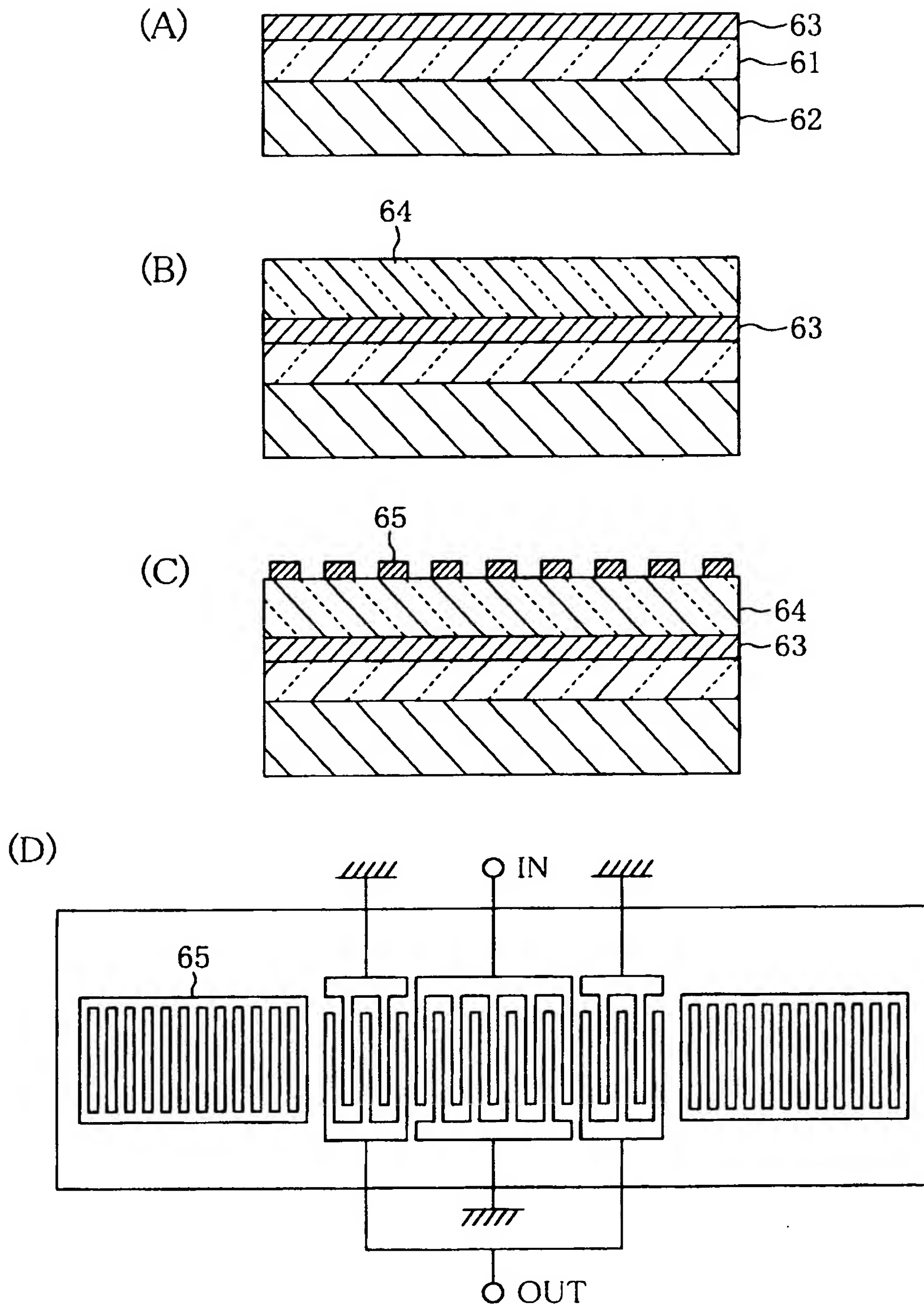
(B)



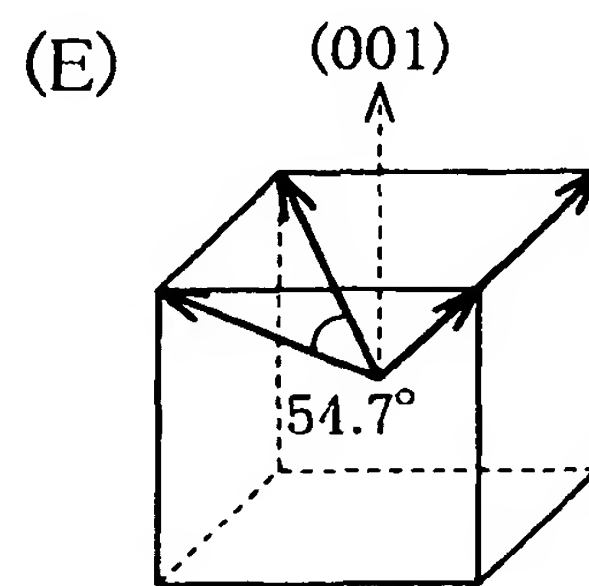
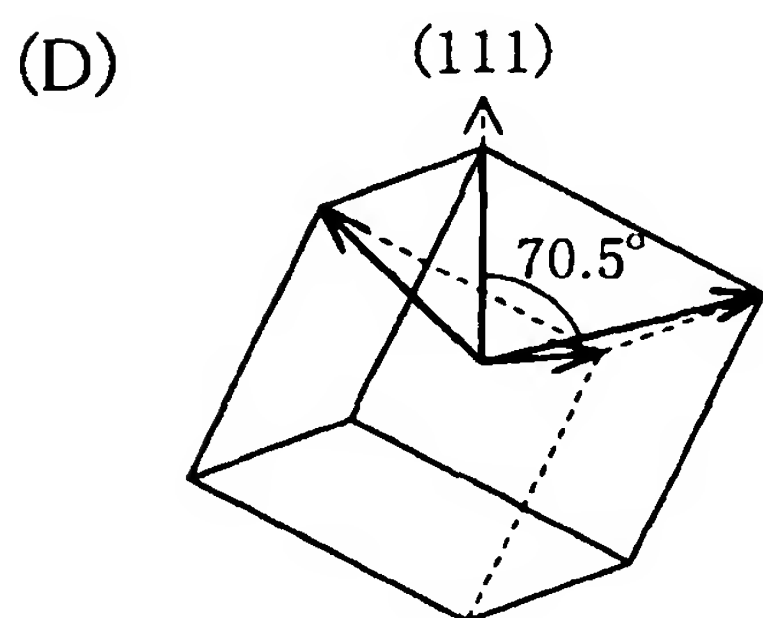
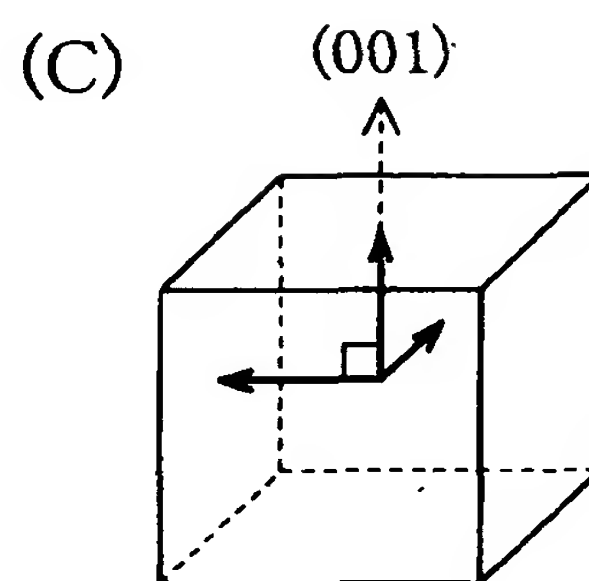
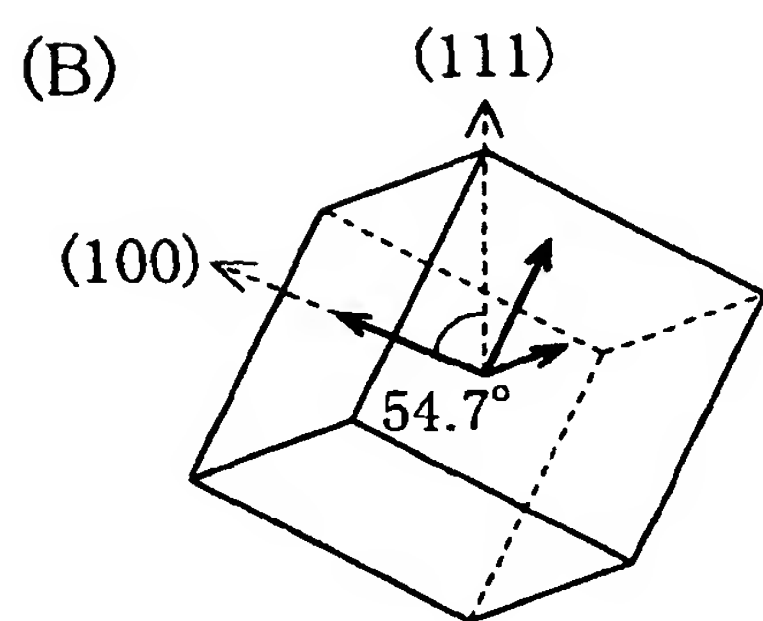
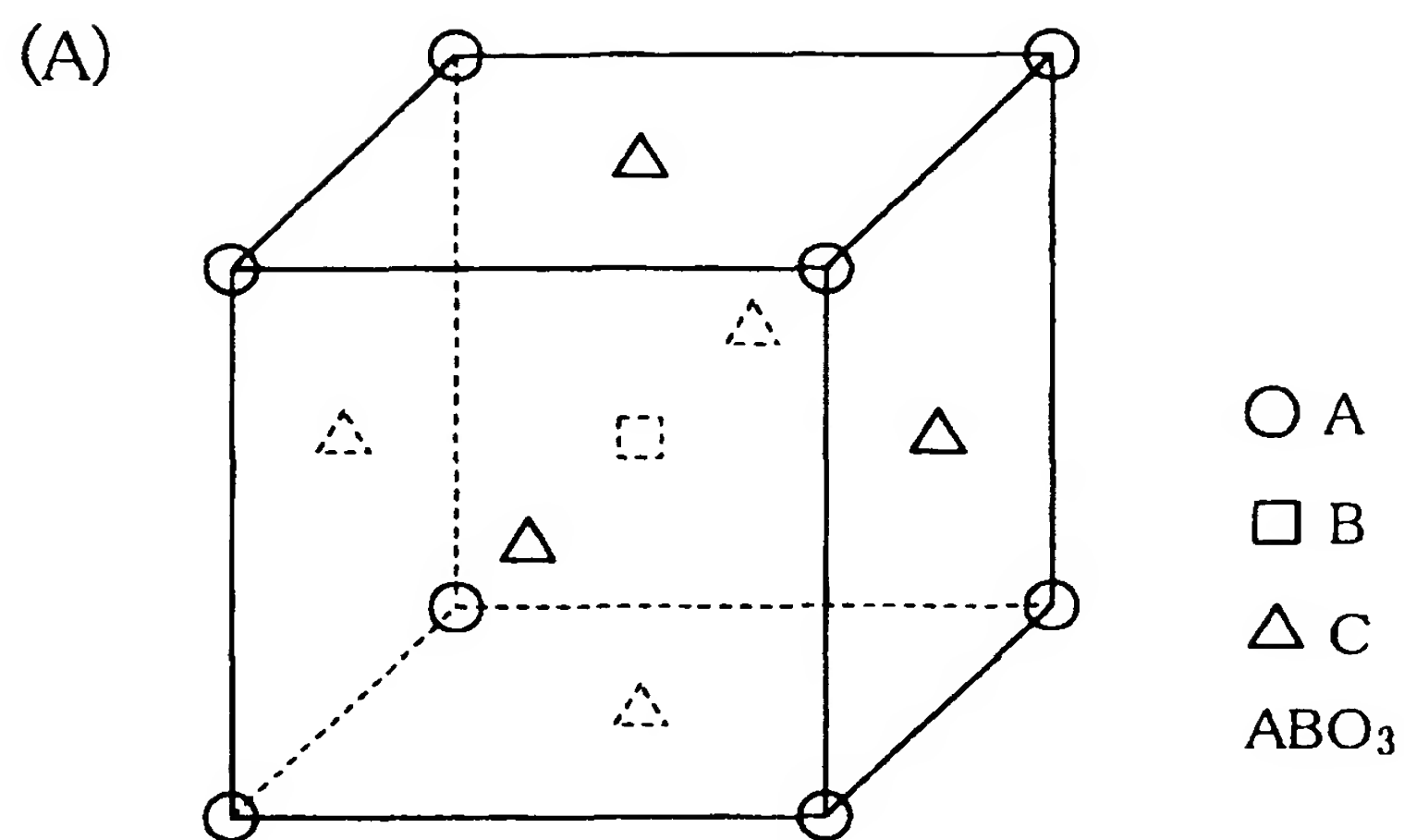
【図 4】



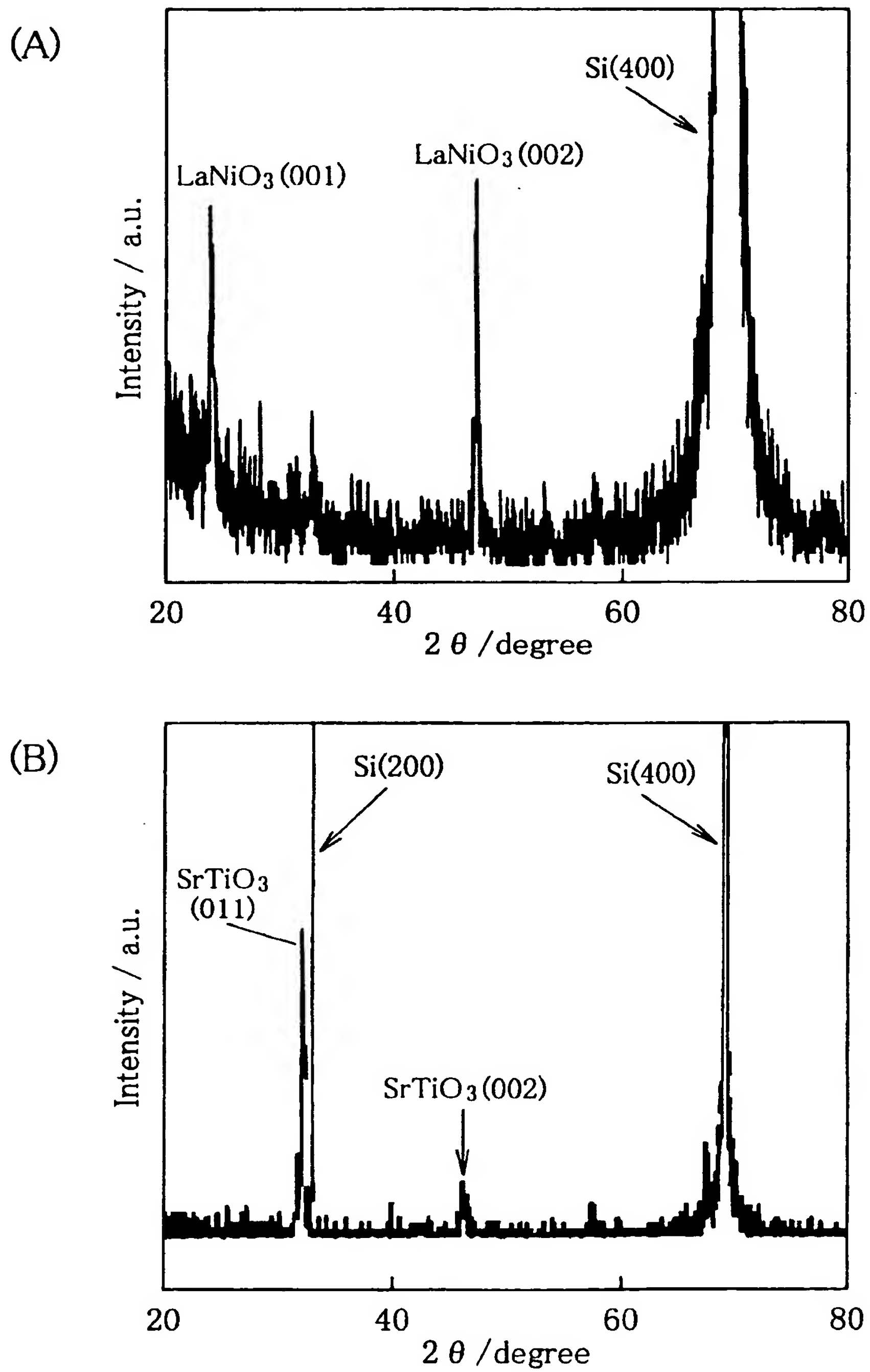
【図 5】



【図 6】



【図 7】



【書類名】 要約書

【要約】

【課題】 分極の大きな容量素子を有する装置及びその製造方法を提供する。

【解決手段】 容量素子を有する装置は、無配向の第 1 の表面を有する下地と、下地の第 1 の表面上に形成され、(0 0 1) 配向した ABO_3 型ペロブスカイト構造の導電性金属酸化物層を含み、貴金属を含まない下部電極と、下部電極上に形成され、下部電極の配向に従って (0 0 1) に優先配向し、菱面体晶を有する ABO_3 型ペロブスカイト構造の強誘電体層と、強誘電体層上に形成された上部電極と、を有する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 2 2 3]

1. 変更年月日 1 9 9 6 年 3 月 2 6 日

[変更理由] 住所変更

住 所 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号

氏 名 富士通株式会社